

(43)公開日 平成7年(1995)3月10日

技術表示箇所

(74) 代理人 弁理士 鈴江 武彦

(2)

特開平7-65104

1

2

【特許請求の範囲】

【請求項1】 バーコードシンボルを記録した記録媒体を挿入する挿入口と、

前記挿入口に挿入された記録媒体に記録されたバーコードシンボルを走査する走査手段と、

前記走査手段からの読み取り信号を記憶する記憶手段と、

前記挿入口に挿入された記録媒体の移動速度を検出する速度検出手段と、

前記速度検出手段により検出された記録媒体の移動速度に基づいて、前記バーコードシンボルの1行当たり所定回数の音込み回数となるように、前記走査手段からの読み取り信号を前記記憶手段に音込む制御手段と、

を具備することを特徴とするバーコードリーダ、

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、バーコードシンボルが記録された記録媒体からバーコードシンボルを読み取るバーコードリーダに係り、特に、無駄な読み取りをなくすことによるバーコードシンボルのデコード時間の短縮に関する。

【0002】

【従来の技術】現在、バーコードシンボルは、多くの国で採用されており、その種類も非常に多い。代表的なバーコードシンボルとしては、JAN/UPC/EANコード、ITF(interleaved 2 of 5)コード、CODE 39、NW-7コード、CODE 128、等の1次元バーコードシンボルがある。また、最近では、より多くの情報を表現したい、より狭いところに貼りたい等の要求から、情報量の多い、記録密度の高い2次元バーコードシンボルも提案され始めている。このような2次元バーコードシンボルとしては、CODE 16K、CODE 49、PDF 417、DATA CODE、等がある。

【0003】また、バーコードシンボルを読み取り、デコードするバーコードリーダも、多種多様な装置が知られているが、それらのバーコードリーダに於ける読み取り手段としては、レーザによるスキニング、ラインセンサ又はエリアセンサによる撮像等の手段が広く使われている。

【0004】具体的には、レーザ方式に於いては、レーザビームスポットをバーコードシンボル上でスキニングさせ、このスポット内からの反射光強度を時系列に検出していく。また、ラインセンサ又はエリアセンサに於いては、バーコードシンボル像をこれらセンサ上に光学系を用いて結像し、センサの各素子が検知した光量情報をシリアルに読み出していく。

【0005】これら時系列に検出された或はシリアルに読み出されたデータは通常、メモリ装置によって記憶さ

バーコード読取装置では、バーコード検出部1で読み取られたデータは、ファーストインファーストアウト(以下、FIFOと称す)メモリを用いたデータ記憶部2に記憶されると共に、バーコード認識部3でバーコードデータ群が検出され、そのバーコードデータ群のデータ記憶部2に記憶されるアドレスがアドレス記憶部4に記憶される。この場合、データ記憶部2にFIFOメモリを使用しているため、アドレス値はリセットからのクロック数となる。バーコード復調部5は、このアドレス記憶部4に記憶されたアドレスによりデータ記憶部2よりバーコードデータを読み出し、復調処理を行う。

【0006】ラインセンサを用いたバーコードリーダの場合、1次元バーコードシンボルを読み取るには、ラインセンサをスキャンするだけで良いが、2次元バーコードを読み取るには、ラインセンサがバーコードシンボルをラインセンサと直交する方向に移動させながらラインセンサのスキャンを繰り返している。

【0007】

【発明が解決しようとする課題】ところが、ラインセンサがバーコードシンボルをラインセンサと直交する方向に移動させながらラインセンサのスキャンを繰り返す場合、移動速度が遅かったり移動速度に対してラインセンサのスキャン速度が速かった場合、同一の行を複数回読み取り、メモリに記憶してしまうこととなる。従ってこのような場合、読み取ったバーコード情報をデコードする際、無駄な情報が含まれてしまうため、デコード時間の増加を招いていた。

【0008】本発明は、上記の点に鑑みてなされたもので、無駄な情報を記憶することなくバーコード情報のデコード時間を短縮するバーコードリーダを提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するために、本発明によるバーコードリーダは、バーコードシンボルを記録した記録媒体を挿入する挿入口と、上記挿入口に挿入された記録媒体に記録されたバーコードシンボルを走査する走査手段と、上記走査手段からの読み取り信号を記憶する記憶手段と、上記挿入口に挿入された記録媒体の移動速度を検出する速度検出手段と、上記速度検出手段により検出された記録媒体の移動速度に基づいて、上記バーコードシンボルの1行当たり所定回数の音込み回数となるように、上記走査手段からの読み取り信号を上記記憶手段に音込む制御手段とを備えることを特徴としている。

【0010】

【作用】即ち、本発明のバーコードリーダによれば、速度検出手段により検出された記録媒体の移動速度に応じて、制御手段が、バーコードシンボルの1行当たり所定

(3)

特開平7-65104

3

行を複数回走査し無駄な情報を記憶することを無くしている。

【0011】

【実施例】以下、図面を参照して、本発明の実施例を説明する。

（第1実施例）図1は、本発明の第1実施例に係る2次元バーコードPDF417シンボルを読み取るバーコードリーダのブロック構成図であり、図2の（A）は、本実施例のバーコードリーダの適用されたシステムの外觀図である。

【0012】図2の（A）に示すように、本システムでは、バーコードシンボル10はカード12上に記録されており、このカード12をカードリーダ14のスリット16に通すことでバーコードシンボルを読み取り、読み取った情報をケーブル18によりホストコンピュータ20に送り表示する。このとき、LED22により、スキャン中であるか、デコードできたか否か、等を表示する。

【0013】なお、以下の実施例では、メモリに格納するデータの種類をバー、スペースの幅情報として説明を行うが、もちろん、バーコードシンボル10からの反射光強度をA/D変換した値を記憶するデータとして置き換えることも可能である。

【0014】本実施例のカードリーダ14は、図1のような構成となっている。即ち、CCDラインセンサ24上に、不図示光学系を用いてバーコードシンボル10の像を結像する。もちろん、このラインセンサ24は、バーコードシンボル10のバー、スペース幅が読み取れるように、バー、スペースの配列方向に配列している。また、ラインセンサ24を用いて2次元バーコードシンボル10を読み取る際には、ラインセンサ24で撮像できるカード12上の2次元バーコードシンボル10が記録されたエリアを動かして、バーコードシンボル10全体を読み取る必要がある。

【0015】カード検出部26によりカード12が挿入されたことが検知されると、そのカード検出部26より読取スタート命令が発せられ、読み取り動作が開始される。即ち、上記ラインセンサ24を駆動するための各種信号が駆動パルスジェネレータ28によって作られ、ドライバ回路30で高圧、電流の調整が施された後、ラインセンサ24に入力する。

【0016】バーコードシンボル10のバー／スペースの黒／白の色の違いによって、ラインセンサ24で受光する光量に差が生じ、この差がラインセンサ24から時系列に高圧差が生じた信号として出力される。この出力信号は通常、微弱であるので、増幅回路32によって増幅される。そして、サンプルアンドホールド（以下、S/Hと称す）回路34によって、ラインセンサ24の各

4

に、2値化回路36に於いて2値化され、この2値化回路からの出力信号は、バー／スペース幅カウンタ部38に入力される。

【0017】このバー／スペース幅カウンタ部38では、まず、2値化された出力信号の立上がり、立下がりを検出する。この立上がり、立下がり部がバーとスペースの境界を表す信号のポイントとなる。そして、このバー／スペース幅カウンタ部38では、立上がりから立下がり、立下がりから立上がりまでのデータの時間間隔を測定し、バー、スペースの幅データとする。カウントに用いるクロックは、上記S/H回路34でのサンプルアンドホールドに用いるクロックと同期したクロックで良い。

【0018】こうしてカウントされた幅データは、ラッチ40にてラッチされた後、ライトコントロール42に入力する。このライトコントロール42では、入力された幅データをファーストインファーストアウト（以下、FIFOと称す）メモリ44に送り、そこに格納する。このFIFOメモリ44に書き込まれた幅データは、バーコード復調部に転送される。

【0019】本実施例では、このバーコード復調部を、DSP（Digital Signal Processor）46をメインとし、このDSP46のプログラムROM48、ワーキングRAM50、及びデコード結果出力部52から構成している。ここで、DSP46の代わりに、他のマイクロプロセッサを用いても良い。

【0020】ところで、FIFOメモリ44は、ライトされた新データをリードするために、FIFOメモリ44内部のライトポイントとリードポイントには、以下のような規定がある。即ち、ライトポイントはリードポイントよりも先行し、且つ、追い越してはならない。さらに、FIFOメモリ44の種類によっては、リードポイントとライトポイントに対し、一定幅以上の相対アドレスポイント幅を規定しているものもある。これは、リードとライトのクロックの速度が同じときには問題ないが、速度が異なる場合には上記規定を守れないことが起こり得る。そこで、このようなポイントの管理を、本実施例では、アップ／ダウンカウンタ54とポイント管理ブロック56を設けて行っている。

【0021】このようなポイント管理の具体的な動作実施例を、図2の（B）を参照して説明する。アップ／ダウンカウンタ54は、ライトコントロール42からそれぞれ出力される、FIFOメモリ44へデータをライトするライト（W）命令でカウントアップが行われ、FIFOメモリ44からデータをリードするリード（R）命令でカウントダウンが行われる。これにより、FIFOメモリ44に1データライトされた状態のときに1ポイントカウントアップされる。また、このカウンタのクリ

JP,07-065104,A

☒ STANDARD ☐ ZOOM-UP ROTATION No Rotation ☐ REVERSAL

RELOAD

PREVIOUS PAGE

NEXT PAGE

DETAIL

(4)

特開平7-65104

5

力は、FIFOメモリ44内部のリードポインタとライトポインタの相対アドレスポインタ差となる。

【0022】この相対アドレスポインタ差(n)は、ポインタ管理ブロック56に入力する。ポインタ管理ブロック56は、次のようなポインタ差との比較結果によって、FIFOメモリ44からのリード/ライトのイネーブル、ディセーブルの制御を行う。即ち、図2の(B)では、FIFOメモリ44の規格の最小の相対アドレスポインタ幅(min規格)分だけライトポインタが先行するまでリードは行われない。さらにカウントアップされ、カウント出力がFIFOメモリ44の規格の最小の相対アドレスポインタ幅を越え、且つ、FIFOメモリ44の規格の最大の相対アドレスポインタ幅(max規格)- α 以下のときに、ライトとリードが行われる。ここで、 α はラインセンサ24の1スキャンで取り込まれるデータの予想される最大数を意味する。また、カウント出力がFIFOメモリ44の規格の最大の相対ポインタ幅- α を越え、且つ、FIFOメモリ44の規格の最大の相対アドレスポインタ幅以下のときには、リードのみが行われる。これによって、ラインセンサ24からのデータをFIFOメモリ44に書き込んでいるときに、相対アドレスポインタがFIFOメモリ44の規格で最大の相対アドレスポインタ幅を越えてしまい(FIFOメモリ44内部のライトアドレスポインタがリードアドレスポインタに追いついた状態)、FIFOメモリ44への書き込みが1スキャン分のデータの途中で止まざるを得ないという不具合を防げることができる。

【0023】なお、ここでは幅データを格納する手段としてFIFOメモリ44を用いたが、FIFOメモリ以外のメモリでも良いし、DSPの性能次第でメモリを使用せず、直接DSPにデータを送りリアルタイム処理としても良い。

【0024】また、メモリに格納するデータとしては、図3の(A)に示すように、スペース10Sからバー10Bに変化するエッジから次に来る同じ条件のエッジまでの幅、バー10Bからスペース10Sに変化するエッジから次に来る同じ条件のエッジまでの幅というように、隣あったスペース10Sとバー10Bの幅を足し合わせた値を格納しても良い。このような幅のカウント方法の方が、印刷精度が悪くバーの幅が規定値よりも太くなった場合、又は細くなった場合にも対応可能である。

【0025】さらに、CCDラインセンサ24の映像信号の代わりに、スキャニングしているレーザビームスポットの反射光強度を用いても良い。以上のようにバーコードシンボルを読み取るわけであるが、ラインセンサ24を用いて2次元バーコードシンボルを読み取る場合には、図2の(A)に示したようにバーコードシンボル10の書かれたカード12を移動しなくてはならない。こ

6

換出部58は、図3の(B)に示されるようにLED60とフォトダイオード62を含み、カード12の移動速度を検出する。即ち、スリット16の両側に、スリット16に沿ってLED60とフォトダイオード62を対向して2組以上並べる。そして、カード換出部26からの読取スタート命令により全LED60が点灯され、フォトダイオード62はONとなる。その後、カード12が移動するに連れカード12によりLED60からの光が遮光され、フォトダイオード62は次々とOFFになってゆく。速度検出部58は、このフォトダイオード62の出力がOFFになってゆく速度からカード12の移動速度を検出する。そして、この検出したカード12の移動速度をライトコントロール42に送る。

【0026】2次元バーコードPDF417シンボルでは、バーコードシンボルを構成する最小モジュール幅に対し、あるアスペクト比が決められる。例えば、最小モジュール幅を10m11、アスペクト比を(幅1:高さ3)としたとき、バーコードシンボルの移動方向への1行の長さは30m11となる。このようにして求められるバーコードの移動方向への1行の長さ、ラインセンサ24のスキャン速度と、カード12の移動速度から、バーコードシンボル10の1行を走査する走査回数が算出できる。そこで、ライトコントロール42では、ポインタ管理ブロック56からのライト動作イネーブル/ディセーブルに加え、算出したバーコード1行当りの走査回数から、等間隔で書き込みを間引き、バーコードシンボル1行当り或る一定回数の書き込みを行なうように、FIFOメモリ44のライトイネーブルを制御する。

【0027】なお、本実施例では、カード12の移動速度を検出するのに、LED60とフォトダイオード62を用い、これに対しラインセンサ24を図3の(B)のような位置に配置しているが、他の光学的検出手段を用いても良い。

【0028】また、LED60とフォトダイオード62の数や、ラインセンサ24との位置も、図3の(C)や図4の(A)に示すような構成でも良い。即ち、図3の(C)では、ラインセンサ24の位置にカード12が到達するまでに複数個のLED60とフォトダイオード62を配置し、カード12の速度と共に加速度を検出し、速度検出部58で最終速度を予測することで、カード12の移動速度を検出する。さらに、図4の(A)では、2組のLED60とフォトダイオード62を配置し、この2組のLED60とフォトダイオード62の間を通過するカード12の速度を求めたり、求めたカード速度に人間の手の動きに合わせた補正をするなどして、カード12の移動速度を検出する。

【0029】また、光学的手段に限らず図4の(B)に示すように、ロータリーエンコーダ64のようなものを

(5)

特開平7-65104

7

ード64から信号を得、速度検出するものでも良い。

【0030】さらには、本実施例では、バーコードシンボル10を記録したカード12の移動速度を検出しているが、カード12を固定するものとし、ラインセンサ24を移動させ、この速度を検出するものとしても良い。

【0031】また、本実施例では、FIFOメモリ44へのライトイネーブルを制御することでFIFOメモリ44へのライトを制御しているが、ラインセンサ24からの読み出しを制御することでFIFOメモリ44のライトイネーブルを制御することなくFIFOメモリ44への書き込みを停止させても良い。

【0032】(第2実施例)図5は、本発明の第2実施例のバーコードリーダ68の外観を示す図である。本実施例では、バーコードシンボル10の記録されたカード12をカードリーダ68の挿入口70に挿入する形態となっている。なお、参照番号72は、当該カードリーダ68の状態を表示するための各種LEDである。

【0033】図6は、本実施例のバーコードリーダ68のブロック構成図であり、第1実施例の図1と同様の部分には、同じ参照番号を付し、その説明は省略する。本実施例のバーコードリーダ68は、第1実施例の速度検出部58の代わりに、挿入口70に挿入されたカード12を搬送するカード駆動部74と、カード12の搬送速度を制御する速度制御部76を有している。

【0034】カード駆動部74は、図7の(A)に示すように、カード受け78、モータ80、等からなっており、カード12が挿入口70から挿入され、カード12の先端がカード受け78奥に設けられたカード検出部26であるところのスイッチ82に接触すると、カード受け78は、押当板84が立ち上がり、カード12を当該カード受け78上に固定する。この後、カード検出部26からの読取スタート命令に従い読み取りが開始されるのに伴って、モータ80が駆動され、レール86に沿ってカード受け78を移動させる。

【0035】このとき、速度制御部76では、カード受け78の移動速度が所定の一定速度となるようモータ80に対しサーボをかける。そして、ライトコントロール42では、ポインタ管理ブロック56からのライト動作イネーブル/ディセーブルに加え所定の一定速度となったカード12の移動速度に合わせて、所定のタイミングで、FIFOメモリ44のライトイネーブルを制御する。

【0036】なお、本実施例では、カード12をカード受け78に固定した後、このカード受け78を一定速度で移動させているが、カード12をカード受け78に固定した後、ラインセンサ24を一定速度で移動させるものでも良い。

【0037】(第3実施例)図7の(B)に本発明の第

8

を通過させるもので、ほぼ図1と同様な構成であり、速度検出部の構成が異なっている。また、本実施例で用いられるカード12'では、当該カード12'上に、バーコードシンボル10と共に、マーカ88が記録されている。

【0038】そして、カードリーダのスリット16内には、センサ90が設けられ、カード12'がスリット16内を通過する際に、カード12'上に設けられたマーカ88を検出する。速度検出部は、この次々と検出されるマーカ88の時間的変化からカード12'の速度を検出し、以下、前述した第1実施例と同様の処理を行なう。

【0039】なお、本実施例では、マーカ88を検出するのに別個のセンサ90を用いたが、バーコードシンボル10を読むためのラインセンサ24の一部を用いても良い。

【0040】

【発明の効果】以上詳述したように、本発明によれば、無駄な情報を記憶することなくバーコード情報のデコード時間を短縮するバーコードリーダを提供することができる。即ち、移動速度に同期して受光素子からの読み取り、或は記憶素子への書き込みを制御しているため、バーコードシンボル記録媒体の移動速度が遅かったり、バーコードシンボル記録媒体の移動速度に対しスキャン速度を上げたりしても無駄な読取をすることがないので、デコード時間が長くなることがない。また、スキャン速度を上げることでバーコードシンボル記録媒体の移動速度が速くてもスキャン中に行が変化してしまうことも少なくなる。

【図面の簡単な説明】

【図1】本発明の第1実施例のバーコードリーダのブロック構成図である。

【図2】(A)は第1実施例のバーコードリーダの適用されたシステムの外観図であり、(B)はポインタ管理の具体的な動作を説明するための図である。

【図3】(A)はメモリに格納すべきデータの他の例を説明するための図であり、(B)及び(C)はそれぞれ速度検出部の構成例を示す図である。

【図4】(A)及び(B)はそれぞれ速度検出部の別の構成例を示す図である。

【図5】本発明の第2実施例のバーコードリーダの外観を示す図である。

【図6】第2実施例のバーコードリーダのブロック構成図である。

【図7】(A)はカード駆動部の構成を示す図であり、(B)は本発明の第3実施例に於ける速度検出部の構成を示す図である。

【図8】従来のバーコード読取装置のブロック構成図で

(5)

特開平7-65104

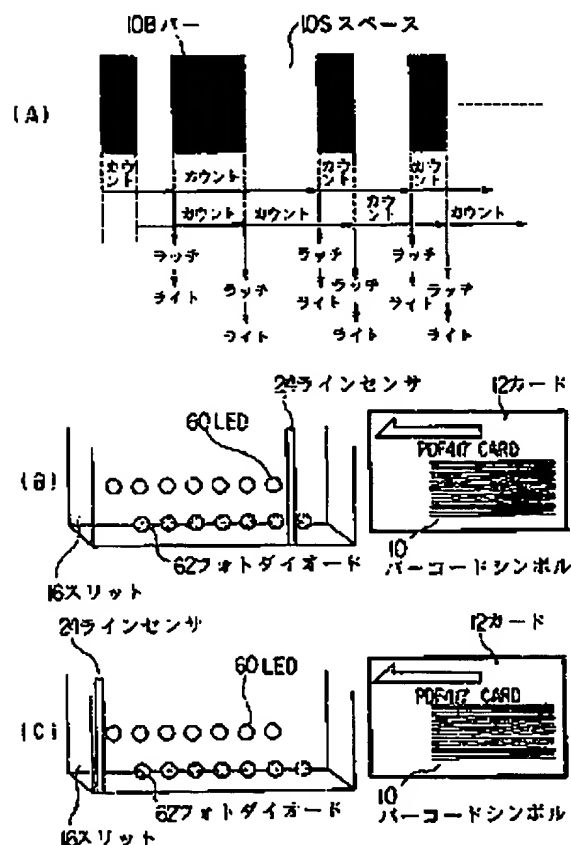
9

10

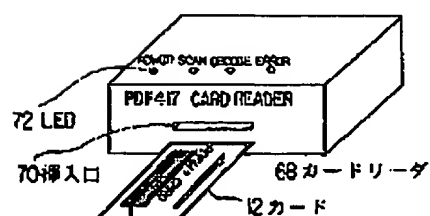
10…バーコードシンボル、12、12'…カード、14、68…カードリーダー、16…スリット、20…ホストコンピュータ、24…CCDラインセンサ、26…カード検出部、28…駆動パルスジェネレータ、30…ドライバ回路、32…増幅回路、34…サンプルアンドホールド(S/H)回路、36…2値化回路、38…バー/スペース幅カウンタ部、40…ラッチ、42…ライトコントロールドール、44…ファーストインファーストアウト(FIFO)メモリ、46…DSP、48…プロセ

* グラムROM、50…ワーキングRAM、52…デコード結果出力部、54…アップ/ダウンカウンタ、56…ポインタ管理ブロック、58…速度検出部、60…LED、62…フォトダイオード、64…ロータリーエンコーダ、66…ローラ、70…挿入口、74…カード駆動部、76…速度制御部、78…カード受け、80…モータ、82…スイッチ、84…押当板、86…レール、88…マーカ、90…センサ。

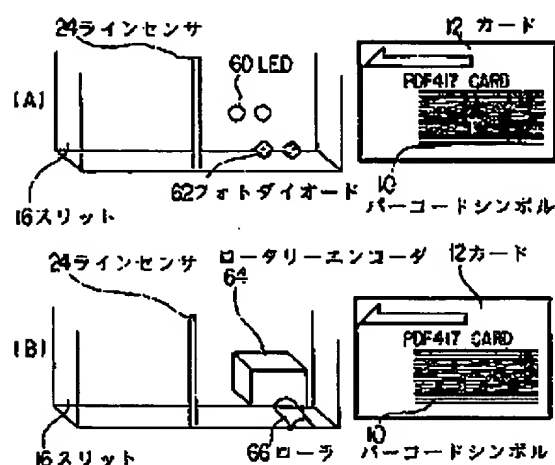
【図3】



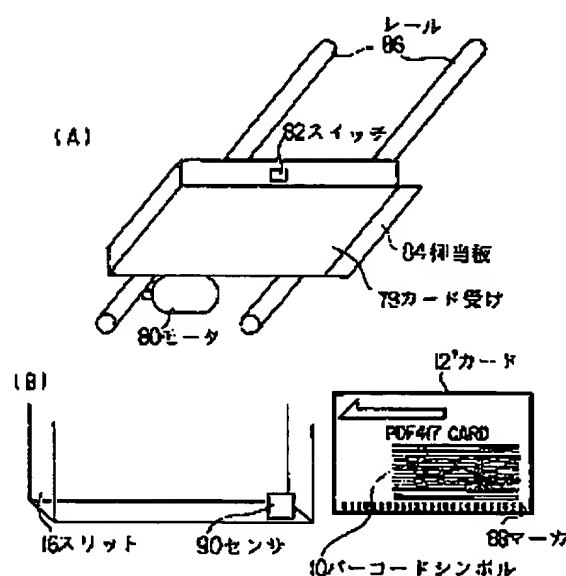
【図5】



【図4】



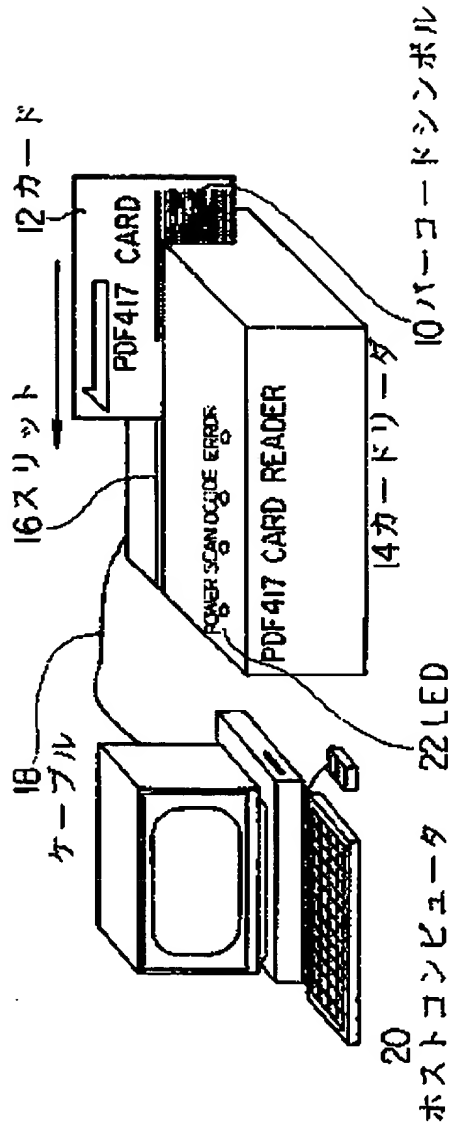
【図7】



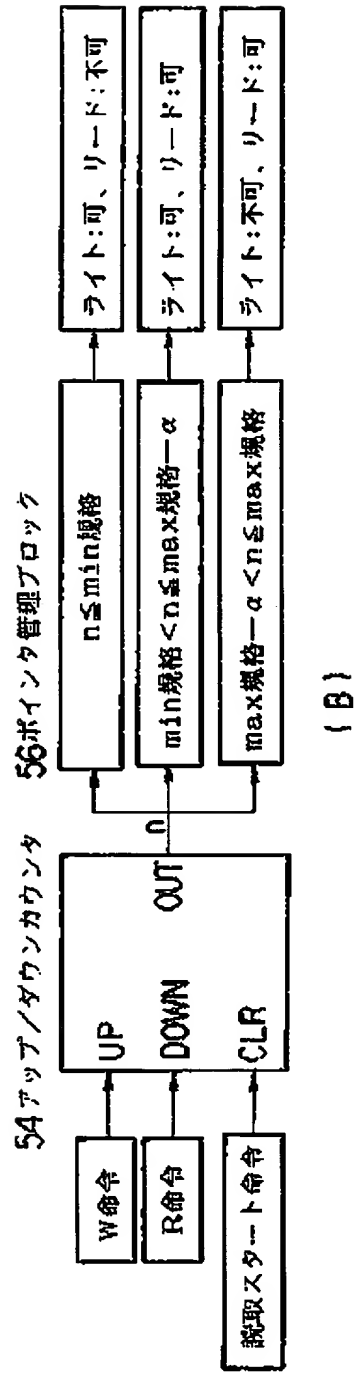
特開平7-65104

(8)

【図2】



(A)

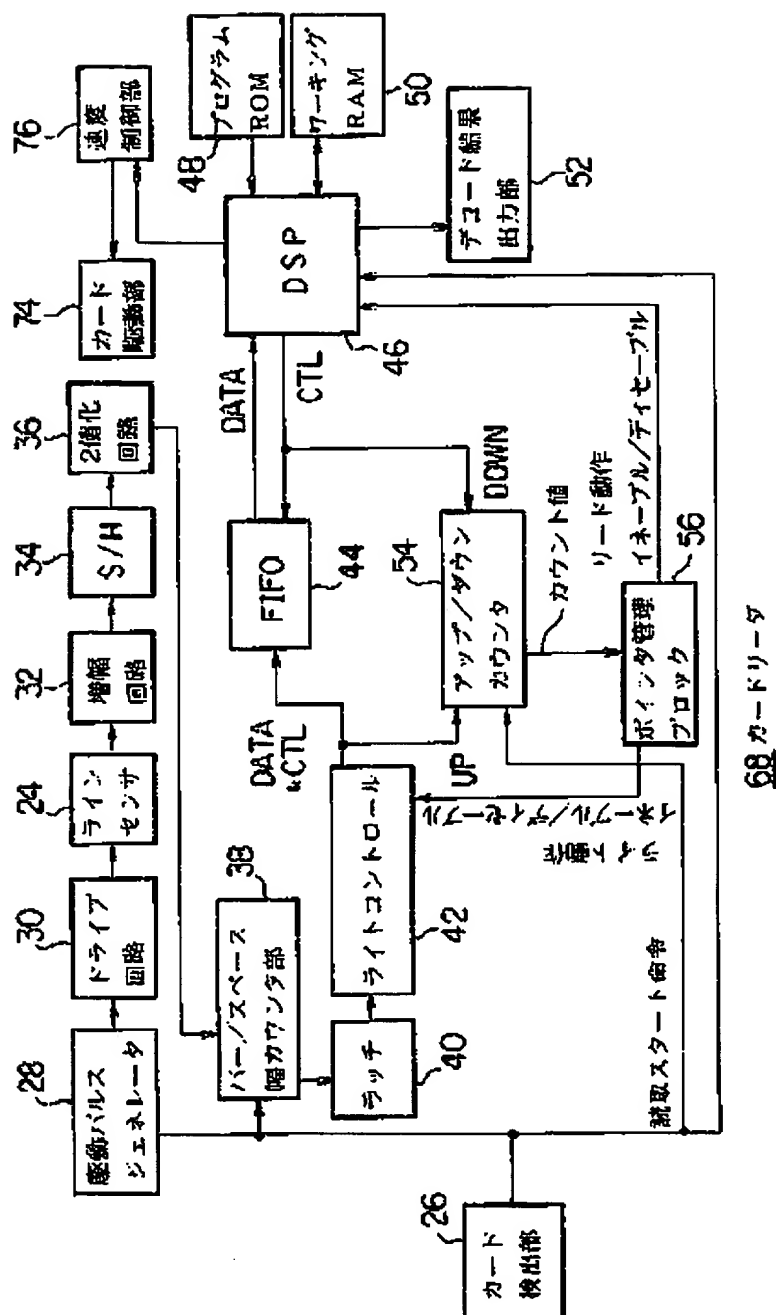


(B)

(9)

特開平7-65104

【図6】



(10)

特開平7-65104

【図8】

